

doi:10.16055/j.issn.1672-058X.2020.0006.002

# 一种利用体偏置改善温度特性的电流源\*

张仁梓, 陈迪平, 陈卓俊

(湖南大学 物理与微电子科学学院, 湖南 长沙 410082)

**摘要:**基于 130 nm 绝缘体上硅工艺技术, 针对工艺偏差对器件特性带来的影响, 提出了一种可跟随工艺偏差自动调整温度系数的电流源; 针对交叉耦合电流镜, 引入自适应体偏置电路来改善电路在不同工艺角下的温度系数; 仿真结果表明:  $-40 \sim 85 \text{ }^\circ\text{C}$  温度范围内, 工艺偏差使得所提电流源温度系数偏离典型工艺角下的值为 22%, 而无体偏置电流源偏离达 100% 之多, 所提电流源在不同工艺角下平均温度系数为 91 ppm/ $^\circ\text{C}$ , 比无体偏置电流源温度系数降低 50%。

**关键词:**绝缘体上硅; 电流源; 体偏置; 温度系数

中图分类号: TN495

文献标志码: A

文章编号: 1672-058X(2020)06-0007-06

## 0 引言

当今, 许多高性能模拟集成电路和数模混合电路为了能稳定工作, 均需要高稳定、低温度系数的电流源电路<sup>[1-2]</sup>。随着便携式以及可穿戴电子设备的出现和迅速发展, 电流源的研究也正向着低压<sup>[3]</sup>、低功耗<sup>[4]</sup>、高精度<sup>[5]</sup>方向发展。

对此, 国内外做出了许多研究。文献[6]提出了一种结构简单的电流源电路, 利用两个 PNP 晶体管和一个电阻进行温度补偿, 得到一个低温度系数的基准电流, 但是电路采用了双极型晶体管, 面积过大, 同时电路正常工作时所需电压较高; 文献[7]提出了一种新型具有工艺补偿的电流源电路, 可以减小制造过程中工艺角变化带来的误差, 但是温度系数太大; 文献[8]提出了一种可编程的低温度系

数电流源, 可以精确控制输出电流值, 但是电路过于复杂, 采用的也不是标准 CMOS 工艺。

提出了一种利用自适应体偏置改善工艺偏差对温度特性影响的电流源, 可以使得电路工作于不同工艺角下均有很好的温度系数, 仿真实验结果表明, 在  $-40 \sim 85 \text{ }^\circ\text{C}$  范围内, 工艺偏差使得所提电流源温度系数偏离典型工艺角下的值为 22%, 而无体偏置电流源偏离达 100% 之多。所提电流源电路在不同工艺角下输出电流的平均温度系数为 91 ppm/ $^\circ\text{C}$ , 这比没有体偏置的电流源电路温度系数降低 50%。

## 1 无体偏置电流源

图 1 所示为无体偏置的电流源电路, MOS 管均工作在弱反型状态, 由文献[9]可知, 当基准电流  $I_2$  具有零温度系数时, 要求:

收稿日期: 2019-12-20; 修回日期: 2020-01-28.

\* 基金项目: 国家自然科学基金青年基金资助项目(61804053).

作者简介: 张仁梓(1994—), 男, 河南信阳人, 硕士研究生, 从事模拟集成电路设计研究.

$$\frac{dI_2}{dT} = \frac{dm}{dT}I_1 + m \frac{dI_1}{dT} = mk_m I_1 + m(k_{VT_{TH1}} - k_{R1})I_1 = mI_1(k_m + (k_{VT_{TH1}} - k_{R1})) \quad (1)$$

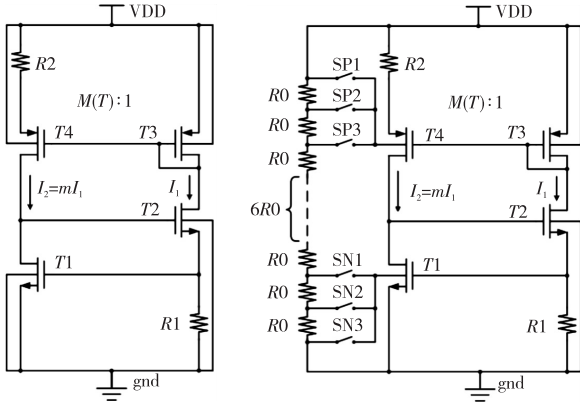
$$k_m = \frac{\ln(\sigma m)}{\ln(\sigma m) - 1} (k_{VT} - k_{R2}) \quad (2)$$

其中,  $m = I_2/I_1$ ,  $\sigma = (W/L)_3/(W/L)_4$ ,  $k_{VT}$ ,  $k_{R1}$ ,  $k_{R2}$ ,  $k_{VT_{TH1}}$  分别是热电压  $V_T$ 、电阻  $R1$ 、电阻  $R2$ 、MOS 管  $T1$  阈值电压的温度系数。

令式(1)为零, 得到:

$$\frac{\ln(\sigma m)}{\ln(\sigma m) - 1} (k_{VT} - k_{R2}) + (k_{VT_{TH1}} - k_{R1}) = 0 \quad (3)$$

根据式(3), 选择适当的  $\sigma m$  以及电阻类型, 可得到具有一级温度补偿的基准电流。



(a) 无体偏置电流源 (b) 有体偏置电流源

图 1 电流源

Fig. 1 Current reference

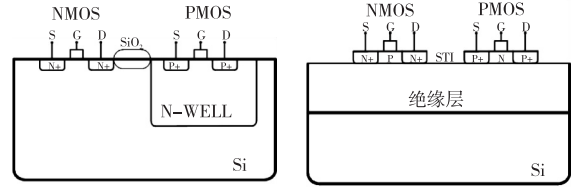
## 2 所提有体偏置电流源

### 2.1 体偏置的器件基础

常见的体硅工艺与 SOI 工艺的器件剖面图如图 2 所示: 体硅工艺中, NMOS 管共用 P 衬底, PMOS 管共用 N 阱, 衬底与阱均接固定电位。当调整衬底电位时, 需要给 NMOS 管单独做深 N 阱, PMOS 管需要单独 N 阱。这将会大大增加面积。

绝缘体上硅(SOI)技术, 采用介质隔离, 利用绝缘层将制造器件的单晶硅薄膜从支撑的硅衬底中分离, 每个管子之间用浅沟槽隔离(Shallow Trench

Isolation, STI) 分开。各个管子衬底相互分离, 调整衬底电位时并不需要体硅工艺中的阱结构, 面积大大减小。因此, SOI 工艺比体硅工艺更适合用来设计衬底偏置电路。



(a) 体硅工艺 (b) SOI 工艺

图 2 常见工艺

Fig. 2 Common technology

### 2.2 体偏置电流源电路图

图 1(a) 所示无体偏置电流源没有考虑工艺偏差带来的影响, 因为 MOS 管均工作在亚阈值区, 当工艺角发生变化时, 会带来较大影响。根据式(1), 工艺角发生变化时,  $k_m$ 、 $k_{VT_{TH1}}$ 、 $k_{R1}$  的温度系数会发生改变, 从而基准电流不能很好地进行温度补偿, 因此将导致基准电流的温度系数恶化。在此使用如图 1(b) 所示的简单体偏置结构, 可以调整  $k_m$ 、 $k_{VT_{TH1}}$  的值, 从而当工艺角发生变化时, 使得基准电流的温度系数能一直维持在较理想的状态。

图 1(b) 所示的简单体偏置电路, 是采用电阻分压来完成的, 可以使用 MOS 开关管为  $T1$ 、 $T4$  在不同工艺下提供不同的衬底电压。

$T3$ 、 $T4$  工作在亚阈值区, 其电流<sup>[10]</sup>由以下表达式决定:

$$I_D = I_{D0} \frac{W}{L} \exp[(V_{GS} - V_{TH})/nV_T] \quad (4)$$

其中,  $n$  是亚阈值斜率因子,  $I_{D0}$  是一个与工艺有关的参数。

由式(4)可得:

$$V_{GS} = nV_T \ln \frac{I_D}{I_{D0} (W/L)} + V_{TH} \quad (5)$$

图 1(b) 中:

$$V_{GS3} - V_{GS4} = I_2 R_2 = m I_1 R_2 \quad (6)$$

将式(5)代入式(6)中化简可得:

$$\Delta V_{TH} - nV_T \ln(\sigma m) = m I_1 R_2 \quad (7)$$

其中:

$$\Delta V_{TH} = V_{TH3} - V_{TH4} \quad (8)$$

体效应对阈值电压的影响为<sup>[11]</sup>

$$V_{TH} = V_{TH0} + \gamma(\sqrt{|2\Phi_F + V_{SB}|} - \sqrt{|2\Phi_F|}) \quad (9)$$

其中,  $V_{TH0}$  是没有体效应时的阈值电压, 其与温度呈负相关;  $\gamma$  为体效应系数;  $\Phi_F$  是半导体静电平衡势垒<sup>[12]</sup>, 对于  $p$  型半导体:  $\Phi_F = -V_T \ln(N_A/N_i)$ , 对于  $n$  型半导体:  $\Phi_F = V_T \ln(N_D/N_i)$ ,  $N_A, N_D$  均为衬底掺杂浓度;  $V_{SB}$  为源衬电压。

将式(9)代入式(8)得:

$$\Delta V_{TH} = -\gamma(\sqrt{|2\Phi_F + V_{SB4}|} - \sqrt{|2\Phi_F|}) \quad (10)$$

对式(7)关于温度  $T$  求导, 并有  $k_i = \frac{1}{i} \frac{di}{dT}$ ,

可得:

$$k_m = \frac{\ln(m\sigma)(k_{VT} - k_{R2}) + \frac{\ln(m\sigma)}{mI_1 R_2} \frac{d\Delta V_{TH}}{dT}}{\ln(\sigma m) - 1} \quad (11)$$

由式(10)知,  $d\Delta V_{TH}/dT$  是与源衬电压  $V_{SB4}$  相关的, 因此改变  $V_{SB4}$  大小, 可以改变  $d\Delta V_{TH}/dT$  的大小, 从而改变  $k_m$  的值。又:

$$k_{V_{TH}} = \frac{1}{V_{TH1}} \frac{dV_{TH1}}{dT} = \frac{1}{V_{TH1}} \left[ \left( \frac{1}{\sqrt{|2\Phi_F + V_{SB1}|}} - \frac{1}{\sqrt{|2\Phi_F|}} \right) \frac{d\Phi_F}{dT} + \frac{dV_{TH0}}{dT} \right] \quad (12)$$

可知, 改变  $V_{SB1}$  大小, 也可以改变  $k_{V_{TH}}$  的值。

因此, 当电路工艺角发生变化而导致  $k_m, k_{V_{TH}}, k_{R1}$  改变时, 由式(11)(12)知, 可以通过调节  $T1, T4$  的衬底电压, 重新调节  $k_m, k_{V_{TH}}$  的大小, 使得电路的基准电流能始终维持较理想的温度系数。

### 2.3 电阻开关电路控制信号

由仿真可知, 为了在  $TT, FF, SS, FS, SF$  工艺角下电流源均有较好的温度系数,  $T4$  与  $T1$  衬底分别所需接入的电压如表 1 所示。为了实现电路可以在不同工艺角下自动切换开关信号以接入不同的衬底电压, 需要设计一个能检测工艺角变化的基准源电路, 其电路图如图 3 所示,  $NM1$  为低阈值管,  $NM2$  为高阈值管。

表 1 不同工艺角下接入的衬底电压

Table 1 Substrate voltages under different processes

$V_B/V$	$TT$	$FF$	$SS$	$SF$	$FS$
$T4$	1.2	1.1	1.2	1.2	1.1
$T1$	0	0	0.2	0.1	0.1

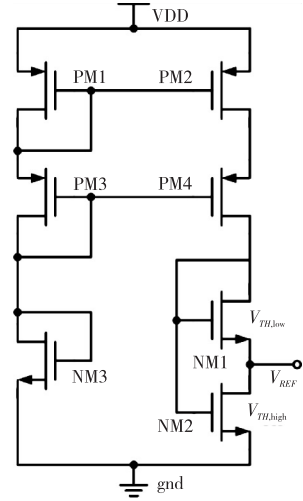


图 3 基准源电路

Fig. 3 Voltage reference circuit

由文献[13]可知, 图 3 所示的基准源输出为:

$$V_{REF} = \Delta V_{TH} + \eta V_T \ln \left[ \frac{I_{NM1}(W/L)_{NM1}}{I_{NM2}(W/L)_{NM2}} \right] \quad (13)$$

其中,  $\Delta V_{TH} = V_{TH,NM2} - V_{TH,NM1}$ ,  $\eta$  为亚阈值斜率因子。  $\Delta V_{TH}$  具有负温度系数,  $V_T$  具有正温度系数, 选择合适的  $NM1$  与  $NM2$  的宽长比, 便可得到具有零温度系数的基准输出电压。公式(13)中的第二项值较小,  $V_{REF} \approx \Delta V_{TH} = V_{TH,NM2} - V_{TH,NM1}$ 。当工艺角发生变化时,  $V_{TH2}, V_{TH1}$  变化值不同, 导致  $\Delta V_{TH}$  会随之变化, 得到的  $V_{REF}$  便会跟随工艺角变化。基准输出电压不同工艺角下仿真结果如图 4 所示。

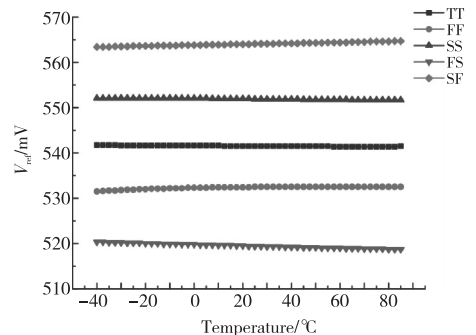


图 4 不同工艺角下的基准电压

Fig. 4 Reference voltage under different processes

由仿真图可以看出,不同工艺角的仿真曲线之间电压值约相差 10 mV。因此,可以得到 4 个参考电压值,分别为相邻两种曲线的平均电压值  $V_4$ 、 $V_3$ 、 $V_2$ 、 $V_1$ 。将  $V_{REF}$  分别与  $V_4$ 、 $V_3$ 、 $V_2$ 、 $V_1$  进行比较,从而判断电路所处的工艺角。然后将比较器输出值

$B_3$ 、 $B_2$ 、 $B_1$ 、 $B_0$  送入逻辑电路得到相应的控制信号控制  $SP_1$ 、 $SP_2$ 、 $SN_1$ 、 $SN_2$ 、 $SN_3$ ,使得不同工艺角下,  $T_4$  与  $T_1$  衬底能接入正确的电压。所提电流源电路完整示意图如图 5 所示。

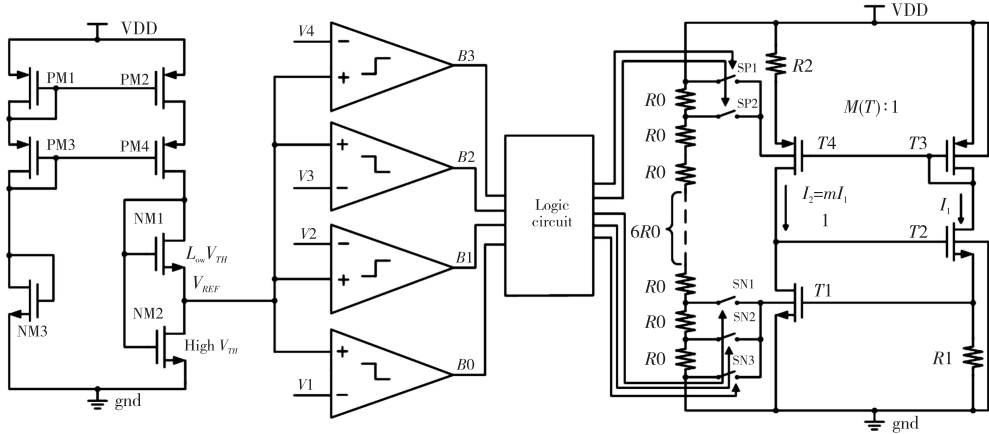


图 5 所提电流源电路

Fig. 5 The proposed current reference circuit

表 2 两种电流源温度系数对比

Table 2 Comparison of temperature coefficients between two circuits

$TC/(ppm/^\circ C)$	TT	FF	SS	SF	FS
无体偏置	77	227	158	125	109
有体偏置	77	108	91	75	103

### 3 仿真验证

采用 Cadence Spectre 仿真工具,基于 130 nm SOI 工艺,对所提结构在  $-40 \sim 85^\circ C$  温度范围内进行了仿真验证。图 6 所示为所提电流源输出随电源电压变化曲线。图 7(a) 与 (b) 分别为无体偏置电流源与有体偏置电流源的输出电流在不同工艺角下随温度变化的曲线。为了体现衬底电压对  $km$ 、 $k_{VTM}$  的调节,仿真时,只改变 MOS 管的工艺角,电阻的工艺角保持不变。两种不同电流源电路不同工艺角下的温度系数对比如表 2 所示。

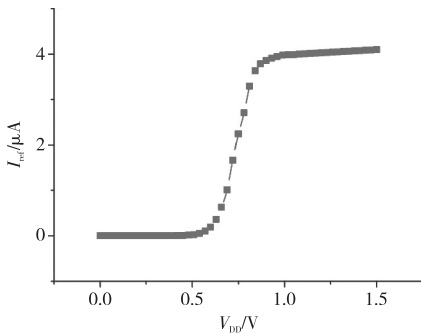


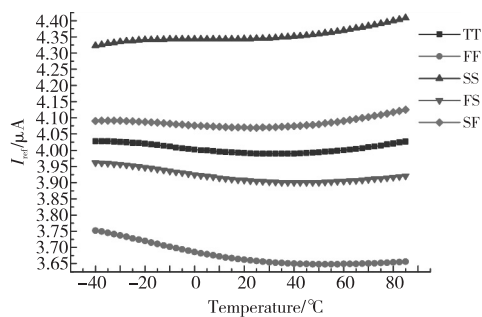
图 6 所提电流源电路线性调整率

Fig. 6 LS of the proposed current circuit

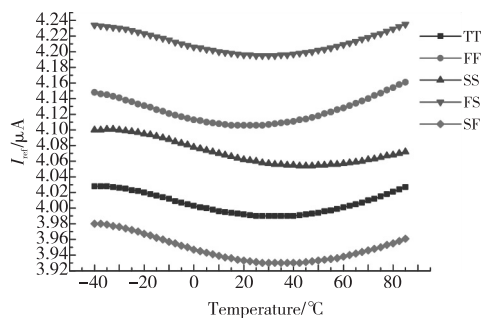
从表 2 看出:无体偏置电流源的输出电流温度系数在不同工艺角下波动很大,有体偏置电路电流源可以较好地使输出电流的温度系数能在不同工艺角下维持在 100 左右。工艺偏差使得所提电流源温度系数偏离典型工艺角下的值为 22%,而无体偏置电流源偏离达 100% 之多。显而易见,体偏置电路可以大幅度改善工艺偏差对电流源温度系数带来的影响。所提电流源电路在不同工艺角下的平均温度系数为 91 ppm/°C,这比没有体偏置的电流源电路温度系数降低 50%。

表 3 给出了电流源电路与近几年同类型电流源电路的关键参数比较。从表 3 可以看出,4 个电路中,电流源电路具有适中的芯片面积。此外,与文献[3]中的电路相比,具有更大的工作温度范围和更低的温度系数;与文献[6]中的电路相比,具有更

低的工作电压;与文献[9]中的电路相比,具有更小的温度系数。



(a) 无体偏置



(b) 有体偏置

图 7 两种电流源电路在不同工艺角下的温度特性

Fig. 7 The temperature characteristics of two current source circuits at different processes

表 3 与文献所提电流源性能比较

Table 3 Comparison of the proposed current references in literatures

参考文献	[3]	[6]	[9]	本文
工艺/nm	180	350	180	130
面积/mm <sup>2</sup>	0.013	0.065	0.0078	0.009
工作电压/V	0.6	3.5	1	1.2
温度范围/°C	0 ~ 80	0 ~ 110	-40 ~ 120	-40 ~ 85
LS/(%/V)	5.4	-4	-	5.8
输出电流(μA)	0.016	16	1	4
TC(ppm/°C)	274	105	230	91

## 4 结 论

针对基本的交叉耦合电流镜,加入自适应体偏置电路,在 130 nm SOI 工艺下,设计了一种能检测工艺角变化自动调整温度特性的电流源电路。仿

真结果表明,在-40 ~ 85 °C 的范围内,工艺偏差使得所提电流源温度系数偏离典型工艺角下的值为 22%,而无体偏置电流源偏离达 100% 之多。所提电流源在不同工艺角下的平均温度系数为 91 ppm/°C,这比没有体偏置的电流源降低 50%。所加入自适应体偏置电路能大幅改善工艺偏差对输出电流温度系数带来的影响,这使得电路在需要低压、低温温度系数的基准电流源领域具有很强的竞争力。

## 参考文献(References):

[1] COLOMBO D M, SOARES R, MATTOS F, et al. Low Voltage Low Power Current Reference Circuit for Passive RFID Applications[C]// Latin American Symposium on Circuit & Systems: IEEE, 2016

[2] TALAY Y, AYTAR O. A 10-G Samples/s Track and Hold Amplifier Using Reference Current Source Unaffected by Temperature in a 0.18um SiGe BiCMOS Technology[C]// International Conference on Electrical and Electronic Engineering: IEEE, 2018

[3] ROSE R D, ALBANO D, CRUPI F, et al. Design of A Sub-1-V Nanopower CMOS Current Reference [C]// European Conference on Circuit Theory and Design: IEEE, 2017

[4] WANG H, MERCIER P P. A 3.4-pW 0.4-V 469.3 ppm/°C Five-Transistor Current Reference Generator [J]. Solid-State Circuits Letters, 2018, 5(1):122—125

[5] DONG Q, LEE I, YANG K Y, et al. A 1.02nW PMOS-only, Trim-free Current Reference with 282-ppm/°C from -40° C to 120° C and 1.6% within-wafer Inaccuracy [C]//European Solid State Circuits Conference: IEEE, 2017

[6] OSIPOV D, PUAL S. Temperature-Compensated  $\beta$ -Multiplier Current Reference Circuit[J]. IEEE Transactions on Circuits and Systems II: Express Briefs, 2017, 68(10):1162—1166

[7] DAVE M, BAGHINI M S, SHARMA D K, et al. A Process and Temperature Compensated Current Reference Circuit in CMOS Process[J]. Microelectron, 2012, 43(2):89—97

[8] SERRANO G, HASLER P. A Precision Low-TC Wide-range CMOS Current Reference[J]. Solid-State Circuits, 2008, 43(2):558—565

[9] CALVO B, AZCONA C, MEDRANO N, et al. 1 V

- CMOS Current Reference for Wide-temperature Range Applications[J]. *Electronics Letters*, 2013, 49(17): 1061—1063
- [10] 陈迪平, 刘杏, 何龙. 一种片上低触发电压高耐压 NMOS ESD 防护结构设计[J]. *湖南大学学报(自然科学版)*, 2016, 43(2): 115—118
- CHEN D P, LIU X, HE L. An On-chip NMOS ESD Protection Circuit with Low Trigger Voltage and High ESD Robustness[J]. *Journal of Hunan University (Natural Sciences)*, 2016, 43(2): 115—118(in Chinese)
- [11] 毕查德拉扎维. 模拟 CMOS 集成电路设计[M]. 西安:西安交通大学出版社, 2003
- BEHZAD R. Design of Analog CMOS Integrated Circuits [M]. Xian: Xian Jiaotong University Press, 2003 (in Chinese)
- [12] 艾伦. CMOS 模拟集成电路设计[M]. 北京:电子工业出版社, 2011
- ALEN P. CMOS Analog Circuit Design [M]. Beijing: Publishing House of Electronics Industry, 2011 (in Chinese)
- [13] 王玉伟, 张鸿, 张睿智. 一种超低功耗的低电压全金属氧化物半导体基准电压源[J]. *西安交通大学学报*, 2017, 51(8): 47—52
- WANG Y W, ZHANG H, ZHANG R Z. A Low-Voltage All-Metal Oxide Semiconductor Voltage Reference with Ultra-Low Power[J]. *Journal of Xian Jiaotong University*, 2017, 51(8): 47—52(in Chinese)

## A Current Reference Utilizing Body Bias to Improve Temperature Characteristic

ZHANG Ren-zi, CHEN Di-ping, CHEN Zhuo-jun

(School of Physics and Microelectronics Science, Hunan University, Hunan Changsha 410082, China)

**Abstract:** Based on the Si technology on the 130nm insulator, according to the influence of process deviation on device characteristics, a current reference that can automatically adjust the temperature coefficient following process deviation is proposed. The proposed current reference circuit is based on a cross-coupled current mirror and employs auto-adaptive body bias technique to improve temperature coefficient under different process corners. The simulation result shows that process deviation makes the temperature coefficient of the proposed current reference deviate from the value of typical process corner by 22% over the temperature range from  $-40^{\circ}\text{C}$  to  $85^{\circ}\text{C}$ , while the current reference without body bias deviates by as much as 100%. The proposed current reference has an average temperature coefficient of 91 ppm/ $^{\circ}\text{C}$  at difference processes, which is 50% lower than that of the current reference without body bias.

**Key words:** Si on insulator; current reference; body bias; temperature coefficient

责任编辑:田 静

引用本文/Cite this paper:

张仁梓,陈迪平,陈卓俊. 一种利用体偏置改善温度特性的电流源[J]. *重庆工商大学学报(自然科学版)*, 2020, 37(6): 7—12

ZHANG R Z, CHEN D P, CHEN Z J. A Current Reference Utilizing Body Bias to Improve Temperature Characteristic[J]. *Journal of Chongqing Technology and Business University (Natural Science Edition)*, 2020, 37(6): 7—12